

PAT-NO: JP407162037A
DOCUMENT-IDENTIFIER: JP 07162037 A
TITLE: SEMICONDUCTOR LIGHT EMITTING DEVICE
PUBN-DATE: June 23, 1995

INVENTOR-INFORMATION:
NAME
NISHITANI, KATSUHIKO

ASSIGNEE-INFORMATION:
NAME TOSHIBA CORP
COUNTRY N/A

APPL-NO: JP05309238
APPL-DATE: December 9, 1993

INT-CL (IPC): H01L033/00
US-CL-CURRENT: 257/E33.07, 257/E33.074

ABSTRACT:

PURPOSE: To easily roughen the light extracting surface of a semiconductor light emitting device without deteriorating the device in characteristics so as to enhance it in light extraction efficiency.

CONSTITUTION: At least clad layers 4 and 6 and an active layer 5 all of InGaAlP and a current diffusion layer 7 of GaAlAs or InGaAlP are successively formed on a GaAs substrate 1 for the formation of a semiconductor light emitting device, wherein light emitted from the active layer 5 is projected out of the device through a light extracting surface which is roughened to serve as a light scattering surface 8, and the light scattering surface 8 is formed lessening material of III and V in a mixing ratio at the growth of the current diffusion layer 7.

COPYRIGHT: (C)1995,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-162037

(43) 公開日 平成7年(1995)6月23日

(51) Int.Cl.⁶

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

B

審査請求 未請求 請求項の数 2 O L (全 4 頁)

(21) 出願番号 特願平5-309238

(22) 出願日 平成5年(1993)12月9日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 西谷 克彦

神奈川県川崎市幸区堀川町72番地 株式会

社東芝堀川町工場内

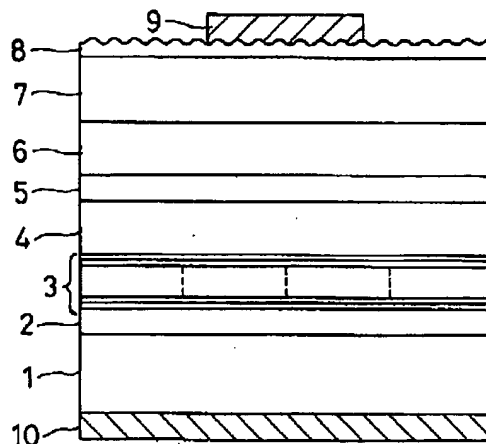
(74) 代理人 弁理士 三好 秀和 (外3名)

(54) 【発明の名称】 半導体発光素子

(57) 【要約】 (修正有)

【目的】 デバイス特性を悪化させることなく容易に光り取り出し面を粗い状態にして光の取り出し効率を向上させた半導体発光素子を提供することである。

【構成】 GaAs基板1上に少なくともInGaAlP系からなるクラッド層4、6及び活性層5とGaAlAs系またはInGaAlP系からなる電流拡散層7とが順次形成され、前記活性層から発光された光を外部に取り出す光取り出し面が光の散乱を生ずる粗い状態の光散乱面として形成された半導体発光素子において、前記光散乱面8は、前記電流拡散層7の成長時にIII族及びV族の原料比を低下させて形成する。



【特許請求の範囲】

【請求項1】GaAs基板上に少なくともInGaAlP系からなるクラッド層及び活性層とGaAlAs系またはInGaAlP系からなる電流拡散層とが順次形成され、前記活性層から発光された光を外部に取り出す光取り出し面が光の散乱を生ずる粗い状態の光散乱面として形成された半導体発光素子において、前記光散乱面は、前記電流拡散層の成長時にIII族及びV族の原料比を低下させて形成したことを特徴とする半導体発光素子。

【請求項2】前記III族及びV族の原料比は、前記電流拡散層がGaAlAs系であるときには20以下に設定し、前記電流拡散層がInGaAlP系であるときには150以下に設定したことを特徴とする請求項1記載の半導体発光素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、InGaAlP系を材料として使用した高輝度構造の半導体発光素子に関する。

【0002】

【従来の技術】従来より、表示板等にはGaP系材料からなる発光素子が使用されているが、更に高輝度の発光素子としてInGaAlP系を材料とする発光素子が開発されるようになってきている。

【0003】このInGaAlP系の材料では、発光波長550nm～690nmの範囲において、直接遷移型の発光が行われるため高い発光効率を得られることが特徴となっている。すなわち、伝導帯の底の電子が価電子帯の頂上のホールと再結合して発光する際に、直接遷移型の発光では運動量の変化がないので間接遷移型の発光よりも再結合が行われやすく、高い発光効率を得られる。

【0004】従って、この種の発光素子は、従来の発光素子では暗くて対応することができなかった屋外表示板、道路用表示板、及び自動車のストップランプ等の分野に使用されつつある。

【0005】図2は、InGaAlP系材料による従来の半導体発光素子の断面構造図である。

【0006】この発光素子では、結晶成長法として、V族材料にアルシニングガス(AsH₃)及びフォスフィンガス(PH₃)、III族材料にトリメチルインジウム(TMI)、トリメチルガリウム(TMg)、及びトリメチルアルミニウム(TMA)、ドーピング材料にシランガス(SiH₄)及びジメチルジシラン(DMZn)をそれぞれ使用し、一定の減圧化で結晶成長させる有機金属化学気相成長法(MOCVD法)を用いる。

【0007】すなわち、成長炉内へn-GaAs基板101を設置し、一定の減圧化及び温度に保持し、上記のV族、III族及びドーピング材料を各成長層に対して設

定された流量で流し込み、n-GaAsバッファ層102、n-InAlP/GaAs光反射層103、n-InGaAlPクラッド層104、アンドープ-InGaAlP活性層105、P-InGaAlPクラッド層106、及びP-GaAlAs電流拡散層107を順次積層させる。

【0008】その後、このようにして形成されたエピタキシャル層のウェーハを炉より取り出し、真空蒸着法によりウェーハの両面にAu材料を積層させ、写真しょくがい法よりP-GaAlAs電流拡散層107にP側電極108を、n-GaAs基板101側にn側電極109をそれぞれ形成する。そして、ダイシングで個々のチップに分割して図2に示すような発光素子が得られる。

【0009】

【発明が解決しようとする課題】しかしながら、上記構造の発光素子では、活性層105で発光した光や光反射層103で反射した光が電流拡散層107の表面から外部へ出力するとき、該表面が鏡面となっているため、臨海角度以上で光の全反射が生じ、十分に外部へ光を取り出すことができない。

【0010】この対策として、図3及び図4に示すような発光素子が提案されている。

【0011】図3に示すものは、電流拡散層107に格子不整合を大きくずらして層表面を粗い状態にしたP-InGaAlP光散乱層107Aを設けて、光り取り出し効率を向上させた例である。しかし、これ例では、前記格子不整合による表面層での歪みが転位(欠陥)を発生しやすくし、それが発光素子の通電中に増殖、移動し活性層105等に到達してその部分の劣化を引き起こし、光出力劣化等のデバイス特性を悪化させる恐れがある。

【0012】図4に示すものは、H₃PO₄系のエッチング液を用いてP-GaAlAs電流拡散層107の表面を粗い状態にする手法であるが、エピタキシャル層が薄いためエッチング制御が困難であるという問題がある。

【0013】本発明は、上述の如き従来の問題点を解決するためになされたもので、その目的は、デバイス特性を悪化させることなく容易に光り取り出し面を粗い状態にして光の取り出し効率を向上させた半導体発光素子を提供することである。

【0014】

【課題を解決するための手段】上記目的を達成するため、本発明の特徴は、GaAs基板上に少なくともInGaAlP系からなるクラッド層及び活性層とGaAlAs系またはInGaAlP系からなる電流拡散層とが順次形成され、前記活性層から発光された光を外部に取り出す光取り出し面が光の散乱を生ずる粗い状態の光散乱面として形成された半導体発光素子において、前記光散乱面は、前記電流拡散層の成長時にIII族及びV族の

原料比を低下させて形成したことにある。

【0015】好ましくは、前記III族及びV族の原料比は、前記電流拡散層がGaAlAs系であるときには20以下に設定し、前記電流拡散層がInGaAlP系であるときには150以下に設定する。

【0016】

【作用】上述の如き構成によれば、電流拡散層の成長時において、成長条件であるIII族及びV族の原料比を例えば該電流拡散層がGaAlAs系であるときには20以下に低下させ、またInGaAlP系であるときには150以下に低下させることにより、電流拡散層の表面が凹凸となる光散乱面を形成する。これにより、デバイス特性を悪化させることなく容易に光り取り出し面を粗い状態にした光散乱面を形成することができ、光の取り出し効率を向上させることができる。

【0017】

【実施例】以下、本発明の一実施例を図面に基づいて説明する。図1は、本発明を実施した半導体発光素子の断面構造図である。

【0018】同図に示すが如く、この半導体発光素子は、n-GaAs基板1上にn-GaAsバッファ層2、n-InAlP/GaAs光反射層3、n-InGaAlPクラッド層4、アンドープ-InGaAlP活性層5、P-InGaAlPクラッド層6、P-GaAlAs電流拡散層7、及び本発明の特徴を成すP-GaAlAs光散乱層8を順次積層させた構造となっている。さらに、該P-GaAlAs光散乱層8の表面中央部にはP側電極9が形成され、前記n-GaAs基板1の裏面全面にはn側電極10が形成されている。

【0019】ここで、n-InAlP/GaAs光反射層3は、アンドープ-InGaAlP活性層5で発光する光の波長 λ の $1/4n$ (n :材料の屈折率)の厚さのn-InAlP層とn-GaAs層とを交互に積層させた多層構造になっている。さらに、n-InGaAlPクラッド層4、P-InGaAlPクラッド層6、P-GaAlAs電流拡散層7、及びP-GaAlAs光散乱層8は、アンドープ-InGaAlP活性層5で発光した光が十分に透過されるようなAlの混晶比(後述する)になっている。

【0020】次に、上記構造の半導体発光素子の製造方法について説明する。

【0021】各半導体結晶層の成長にはMOCVD法を用いる。すなわち、III族材料としてトリメチルガリウム(TMG)、トリメチルアルミニウム(TMA)及びトリメチルインジウム(TMI)を使用すると共に、V族材料としてアルシingas(AsH_3)及びフォスフィンガス(PH_3)使用し、また、n、P型のドーピング材料としてはそれぞれシランガス(SiH_4)及びジメチルジシラン(DMZn)を使用し、反応室に設置したn-GaAs基板1を一定温度に保持した後、水素ガス

(H_2)をキャリアガスとして上記材料を所定の割合で反応室へ流入させ、化学的に反応させることにより基板1上へ結晶層を順次積層させる。

【0022】具体的には、反応室を30~100 Torrの減圧状態で多量のキャリアガスである水素を流しておき、シリコンサセプター上にn-GaAs基板1を設置した後、アルシingasを流入させ、600~800℃へ昇温して一定温度に保つ。その後、各成長層の条件に応じて材料を適当な割合にして反応室へ流入させる。その際に、各層成長におけるV族材料及III族材料との流量の比(V/III比)は、P(燐)系の層で約200~250、As系の層が20~30とする。

【0023】ここで、本発明の特徴であるP-GaAlAs光散乱層8の成長においては、V族材料の流量を低下させ、V/III比で20以下として成長面が荒れる条件としている。すなわち、通常、P-GaAlAs電流拡散層を成長するときの条件としては表面荒れが発生しないようにV族材料を多く流しているが、本実施例では、該表面の近くでその流量を低下させる(V/III比で20以下)ことにより、表面に凹凸が発生させて荒れた表面のP-GaAlAs光散乱層8を形成するようにする。

【0024】各層は、n-GaAs基板1上に、0.5 μm のn-GaAsバッファ層2(但し、Siドーパ、キャリア濃度: $4 \times 10^{17} cm^{-3}$)と、n- $I_{0.5}Al_{0.5}P/GaAs$ 光反射層3(但し、Siドーパ、キャリア濃度: $4 \times 10^{17} cm^{-3}$)と、0.6 μm のn- $I_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}P$ クラッド層4(但し、Siドーパ、キャリア濃度: $3 \times 10^{17} cm^{-3}$)と、0.3 μm のアンドープ- $I_{0.5}(Ga_{0.85}Al_{0.15})_{0.5}P$ 活性層5と、0.6 μm のP- $I_{0.5}(Ga_{0.3}Al_{0.7})_{0.5}P$ クラッド層6(但し、Znドーパ、キャリア濃度: $3 \times 10^{17} cm^{-3}$)とを順次成長させる。

【0025】さらに、前記クラッド層6上に活性層5で発光した光の波長に対して十分透明な6 μm のP- $Ga_{0.3}Al_{0.7}As$ 電流拡散層7(但し、Znドーパ、キャリア濃度: $2 \times 10^{18} cm^{-3}$)を成長させ、その後、上述したV/III比を20以下にした1 μm のP- $Ga_{0.3}Al_{0.7}As$ 光散乱層8(但し、Znドーパ、キャリア濃度: $2 \times 10^{18} cm^{-3}$)を成長させる。このようにして、光取り出し面である最上層が光散乱層となる構造が得られる。

【0026】これによって、デバイス特性を悪化させることなく容易に光り取り出し面を粗い状態にした光散乱層を形成することができ、光の取り出し効率を従来(図2)の約2倍に向上させることができる。

【0027】以上のようにして得られたエピタキシャル層のウェーハに真空蒸着によりウェーハ両面にAu材料を積層させ、写真しょくがい法よりP- $Ga_{0.3}Al_{0.7}$ 光散乱層8の中央部にP側電極9を、n-GaAs

5

基板1側にn側電極10をそれぞれ形成し、その後、ダイシングで個々のチップに分割して図1に示すような発光素子が得られる。

【0028】なお、上記実施例では、電流拡散層7がGaAlAs系であるのでV/III比を20以下に設定したが、電流拡散層7がInGaAlP系であるときには150以下に設定するようにする。

【0029】

【発明の効果】以上詳細に説明したように本発明によれば、電流拡散層の成長時にIII族及びV族の原料比を低下させて光取り出し面を光散乱面として形成したので、デバイス特性を悪化させることなく容易に光散乱面を得ることができ、光の取り出し効率を向上させることができる。これにより、より高輝度な発光素子を容易に実現することが可能となる。

【図面の簡単な説明】

【図1】本発明を実施した半導体発光素子の断面構造図である。

6

【図2】InGaAlP系材料による従来の半導体発光素子の断面構造図である。

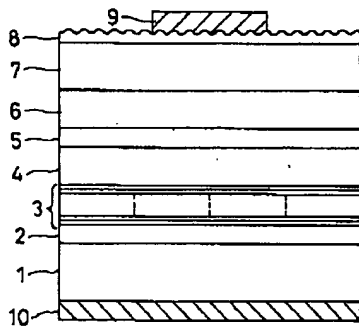
【図3】従来の他の半導体発光素子の断面構造図である。

【図4】従来の他の半導体発光素子の断面構造図である。

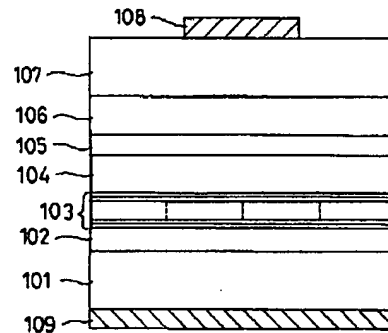
【符号の説明】

- 1 n-GaAs基板
- 2 n-GaAsバッファ層
- 3 n-InAlP/GaAs光反射層
- 4 n-InGaAlPクラッド層
- 5 アンダーインGaAlP活性層
- 6 p-InGaAlPクラッド層
- 7 p-GaAlAs電流拡散層
- 8 p-GaAlAs光散乱層
- 9 p側電極
- 10 n側電極

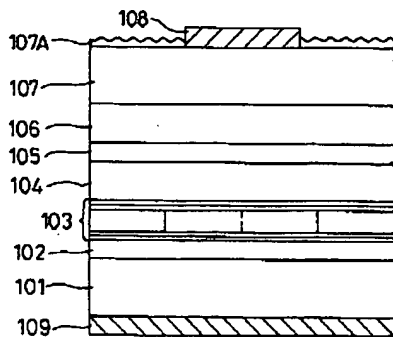
【図1】



【図2】



【図3】



【図4】

